




DRIVING METHOD FOR PLASMA DISPLAY DEVICE

Patent number: JP11327505
Publication date: 1999-11-26
Inventor: SETOGUCHI NORIAKI; ASAO SHIGEHARU;
 KANAZAWA GIICHI
Applicant: FUJITSU LTD
Classification:
 - international: G09G3/28
 - european: G09G3/28
Application number: JP19980138827 19980520
Priority number(s): JP19980138827 19980520

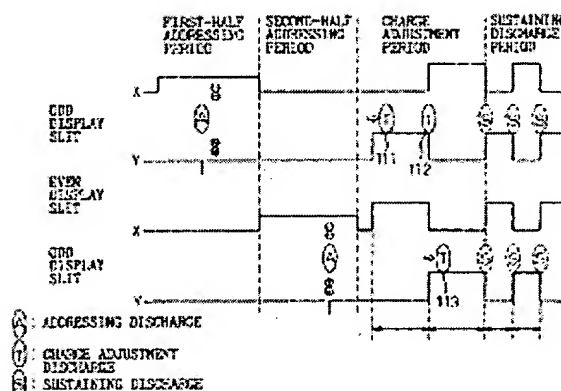
Also published as:

 EP0959451 (A2)
 US6084558 (A)
 EP0959451 (A3)

Abstract of JP11327505

PROBLEM TO BE SOLVED: To perform a normal display stably by impressing charge adjusting pulses for adjusting at least one side of the polarity and the charge amount of the wall charge stored by discharges in an address process. **SOLUTION:** A charge adjusting period is provided between a second half address period and a sustaining discharge period. The width of a pulse to be impressed in the charge adjusting period is longer than that of the conventional sustaining discharge pulse. As a result, when the potential of the Y electrode of an odd numbered display slit is raised, the first discharge T111 of the odd numbered slit is generated by being delayed. Next, the polarity of a sustaining discharge pulse is changed over and in the odd numbered odd number display slit, a second sustaining discharge 112 is instantly performed, however, since a sustaining discharge is the first sustaining discharge in an even numbered odd number display slit, a discharge 113 is generated by being delayed. Here, since the width of the discharge adjusting pulse is long, there is an enough time before the polarity is changed over with a next sustaining discharge pulse after the generation of the discharge 113, the delay of the discharge 113 is not affected by the next sustaining discharge pulse.

Fig.7



Data supplied from the esp@cenet database - Worldwide

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-327505

(43) 公開日 平成11年(1999)11月26日

(51) Int.Cl.⁶

G 0 9 G 3/28

識別記号

F I

G 0 9 G 3/28

J

E

審査請求 未請求 請求項の数17 O L (全 17 頁)

(21) 出願番号 特願平10-138827

(22) 出願日 平成10年(1998)5月20日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番
1号

(72) 発明者 瀬戸口 典明

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(72) 発明者 浅生 重晴

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(72) 発明者 金澤 義一

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(74) 代理人 弁理士 石田 敬 (外4名)

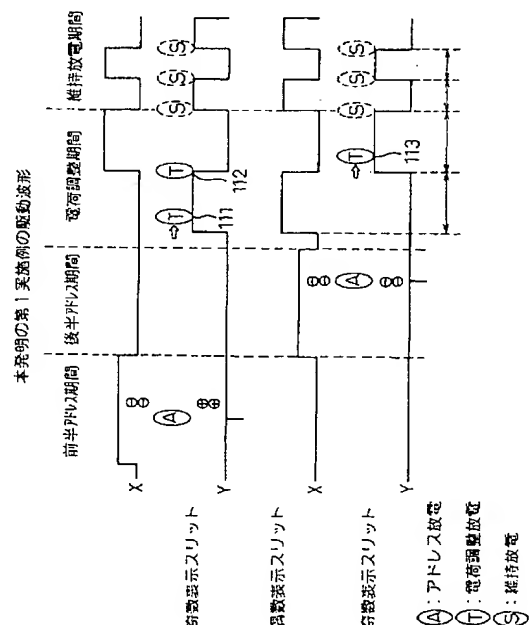
(54) 【発明の名称】 プラズマディスプレイ装置の駆動方法

(57) 【要約】

【課題】 X、Y電極を奇数番と偶数番で別々の維持放電信号を印加するPDPの駆動方法において、正常な表示が安定して行えるようにする。

【解決手段】 平行に配置された第1及び第2の電極2, 3と、第1及び第2の電極に対して直交する形で配置された第3の電極4とを有する表示パネルを備え、アドレス工程で走査パルスとアドレス信号によりスリットの選択を行い、維持放電工程で選択したスリットで維持放電を行わせるプラズマディスプレイ装置であって、第2の電極と一方の側と他方の側の第1の電極との間に第1及び第2のスリットが形成され、第1のスリットと第2のスリットでインターレース表示を行うプラズマディスプレイ装置の駆動方法であって、アドレス工程と維持放電工程の間に、アドレス工程での放電で蓄積された壁電荷の極性と電荷量の少なくとも一方を調整するための電荷調整パルスを印加する電荷調整工程を設ける。

図7



【特許請求の範囲】

【請求項 1】 平行に配置された第 1 及び第 2 の電極と、該第 1 及び第 2 の電極に対して直交する形で配置された第 3 の電極とを有する表示パネルを備え、アドレス工程で前記第 2 と第 3 の電極に印加する走査パルスとアドレス信号により放電セルのラインであるスリットの選択を行い、維持放電工程で前記第 2 と第 3 の電極に維持放電パルスを印加して選択したスリットで維持放電を行わせるプラズマディスプレイ装置であって、隣接する前記第 1 の電極と前記第 2 の電極の組に交互に逆相の維持放電パルスを印加することにより、前記第 2 の電極と該第 2 の電極の一方の側の前記第 1 の電極との間で第 1 のスリットが形成され、前記第 2 の電極と該第 2 の電極の他方の側の前記第 1 の電極との間で第 2 のスリットが形成され、前記第 1 のスリットと前記第 2 のスリットで発光表示を交互に繰り返すインターレース表示を行うプラズマディスプレイ装置の駆動方法であって、前記アドレス工程と前記維持放電工程の間に、前記アドレス工程での放電で蓄積された壁電荷の極性と電荷量の少なくとも一方を調整するための電荷調整パルスを印加する電荷調整工程を設けたことを特徴とするプラズマディスプレイ装置の駆動方法。

【請求項 2】 請求項 1 に記載のプラズマディスプレイ装置の駆動方法であって、前記電荷調整パルスのパルス幅は、前記維持放電パルスの幅より広いプラズマディスプレイ装置の駆動方法。

【請求項 3】 請求項 1 に記載のプラズマディスプレイ装置の駆動方法であって、前記第 1 のスリットと前記第 2 のスリットの各アドレス工程は、それぞれのスリットを飛越走査する前半アドレス工程と後半アドレス工程を有し、前記電荷調整工程を前記前半アドレス工程の後に行うプラズマディスプレイ装置の駆動方法。

【請求項 4】 請求項 3 に記載のプラズマディスプレイ装置の駆動方法であって、前記アドレス工程の終了後前記維持放電工程を開始するまでの期間、前記アドレス工程で形成された前記壁電荷と逆極性の電荷調整パルスを印加した状態を保持するプラズマディスプレイ装置の駆動方法。

【請求項 5】 請求項 1 に記載のプラズマディスプレイ装置の駆動方法であって、前記第 1 のスリットと前記第 2 のスリットの各アドレス工程は、それぞれのスリットを飛越走査する前半アドレス工程と後半アドレス工程を有し、前記前半アドレス工程と前記後半アドレス工程で選択されたスリットで、同時に放電を開始させる電荷調整パルスを印加するプラズマディスプレイ装置の駆動方法。

【請求項 6】 請求項 1 に記載のプラズマディスプレイ装置の駆動方法であって、前記第 1 のスリットと前記第 2 のスリットの各アドレス

工程は、それぞれのスリットを飛越走査する前半アドレス工程と後半アドレス工程を有し、前記前半アドレス工程と前記後半アドレス工程で選択されたスリットを、ずれて放電を開始させる電荷調整パルスを印加するプラズマディスプレイ装置の駆動方法。

【請求項 7】 請求項 6 に記載のプラズマディスプレイ装置の駆動方法であって、前記電荷調整期間において、前記第 1 又は第 2 のスリットの放電を起こすライン以外のラインには、前記アドレス工程及び前記電荷調整パルスで形成された壁電荷と逆の極性の電荷調整パルスを印加するプラズマディスプレイ装置の駆動方法。

【請求項 8】 請求項 7 に記載のプラズマディスプレイ装置の駆動方法であって、前記電荷調整期間において、前記第 1 又は第 2 のスリットの一方のスリットで放電を起こす時には、他方のスリットに印加される電圧が小さい電荷調整パルスを印加するプラズマディスプレイ装置の駆動方法。

【請求項 9】 請求項 1 に記載のプラズマディスプレイ装置の駆動方法であって、前記第 1 のスリットと前記第 2 のスリットの各アドレス工程は、それぞれのスリットを飛越走査する前半アドレス工程と後半アドレス工程を有し、前記前半アドレス工程での放電で蓄積された壁電荷と前記後半アドレス工程での放電で蓄積された壁電荷のいずれか小さな方のスリットを先に放電させる電荷調整パルスを印加するプラズマディスプレイ装置の駆動方法。

【請求項 10】 請求項 1 に記載のプラズマディスプレイ装置の駆動方法であって、前記アドレス工程では前記第 1 の電極に印加する電圧を等しくし、前記電荷調整パルスで前記第 1 及び第 2 のスリットのいずれを表示するかを選択するプラズマディスプレイ装置の駆動方法。

【請求項 11】 請求項 10 に記載のプラズマディスプレイ装置の駆動方法であって、前記アドレス工程における放電は、前記第 2 と第 3 の電極間のみで行われるプラズマディスプレイ装置の駆動方法。

【請求項 12】 請求項 10 に記載のプラズマディスプレイ装置の駆動方法であって、前記電荷調整パルスの電圧は、前記維持放電パルスの電圧より大きいプラズマディスプレイ装置の駆動方法。

【請求項 13】 平行に配置された第 1 及び第 2 の電極と、該第 1 及び第 2 の電極に対して直交する形で配置された第 3 の電極とを有する表示パネルを備え、アドレス工程で前記第 2 と第 3 の電極に印加する走査パルスとアドレス信号により放電セルのラインであるスリットの選択を行い、維持放電工程で前記第 2 と第 3 の電極に維持放電パルスを印加して選択したスリットで維持放電を行

わせるプラズマディスプレイ装置であって、隣接する前記第 1 の電極と前記第 2 の電極の組に交互に逆相の維持放電パルスを印加することにより、前記第 2 の電極と該第 2 の電極の一方の側の前記第 1 の電極との間で第 1 のスリットが形成され、前記第 2 の電極と該第 2 の電極の他方の側の前記第 1 の電極との間で第 2 のスリットが形成され、前記第 1 のスリットと前記第 2 のスリットで発光表示を交互に繰り返すインターレース表示を行うプラズマディスプレイ装置の駆動方法であって、前記第 1 のスリットと前記第 2 のスリットの各アドレス工程は、それぞれのスリットを飛越走査する前半アドレス工程と後半アドレス工程を有し、前記維持放電工程の後に、前記前半アドレス工程と後半アドレス工程のいずれか発光回数の少ないスリットに対して、発光回数を揃えるための発光回数調整工程を設けたことを特徴とするプラズマディスプレイ装置の駆動方法。

【請求項 1 4】 平行に配置された第 1 及び第 2 の電極と、該第 1 及び第 2 の電極に対して直交する形で配置された第 3 の電極とを有する表示パネルを備え、アドレス工程で前記第 2 と第 3 の電極に印加する走査パルスとアドレス信号により放電セルのラインであるスリットの選択を行い、維持放電工程で前記第 2 と第 3 の電極に維持放電パルスを印加して選択したスリットで維持放電を行わせるプラズマディスプレイ装置であって、隣接する前記第 1 の電極と前記第 2 の電極の組に交互に逆相の維持放電パルスを印加することにより、前記第 2 の電極と該第 2 の電極の一方の側の前記第 1 の電極との間で第 1 のスリットが形成され、前記第 2 の電極と該第 2 の電極の他方の側の前記第 1 の電極との間で第 2 のスリットが形成され、前記第 1 のスリットと前記第 2 のスリットで発光表示を交互に繰り返すインターレース表示を行うプラズマディスプレイ装置の駆動方法であって、前記維持放電工程の後で、該維持放電工程終了時に残った電荷を消去する消去工程を行う前に、前記残った電荷の極性と電荷量の少なくとも一方を調整するための残存電荷調整パルスを印加する残存電荷調整工程を設けたことを特徴とするプラズマディスプレイ装置の駆動方法。

【請求項 1 5】 請求項 1 3 又は 1 4 に記載のプラズマディスプレイ装置の駆動方法であって、前記残存電荷調整パルスを印加する直前の前記維持放電パルスの幅は他の維持放電パルスの幅より長いプラズマディスプレイ装置の駆動方法。

【請求項 1 6】 請求項 1 3 又は 1 4 に記載のプラズマディスプレイ装置の駆動方法であって、前記残存電荷調整パルスにより放電を起こす以外のスリットには、前記維持放電工程で形成された電荷と逆極性のパルスを印加するプラズマディスプレイ装置の駆動方法。

【請求項 1 7】 請求項 1 6 に記載のプラズマディスプレイ装置の駆動方法であって、

前記残存電荷調整パルスにより放電を起こす以外のスリットには、放電を起こすスリットより小さな電圧が印加されるプラズマディスプレイ装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、メモリ機能を有する表示素子であるセルの集合によって構成された表示パネルを駆動する技術に係わり、特に AC（交流）型プラズマディスプレイパネル（Plasma Display Panel:PDP）においてインターレース表示を行う装置に関する。

【0002】

【従来の技術】上記の AC 型 PDP は、2 本の維持電極に交互に電圧波形を印加することで放電を持続し、発光表示を行うものである。一度の放電は、パルス印加直後 1 μ s から数 μ s で終了する。放電によって発生した正電荷であるイオンは、負の電圧が印加されている電極上の絶縁層の表面に蓄積され、同様に負電荷である電子は、正の電圧が印加されている電極上の絶縁層の表面に蓄積される。

【0003】従って、初めに高い電圧（書込み電圧）のパルス（書込みパルス）で放電させて壁電荷を生成した後、極性の異なる前回より低い電圧（維持放電電圧）のパルス（維持放電パルス）を印加すると、前に蓄積された壁電荷が重畳され、放電空間に対する電圧は大きくなり、放電電圧のしきい値を越えて放電を開始する。つまり、一度書込み放電を行い、壁電荷を生成した表示セルは、その後、維持放電パルスを交互に逆極性で印加することで、放電を持続するという特徴がある。これをメモリ効果、又はメモリ機能と呼んでいる。一般に AC 型 PDP は、このメモリ効果を利用して表示を行うものである。

【0004】従来の AC 型 PDP では、維持電極の一方の X 電極と他方の Y 電極を交互に配列し、奇数番目の X 電極と Y 電極の間及び偶数番目の X 電極と Y 電極の間で放電を行わせていた。すなわち、表示セルは、奇数番目の X 電極と Y 電極の間と偶数番目の X 電極と Y 電極の間に形成され、奇数番目の Y 電極と偶数番目の X 電極及び奇数番目の X 電極と偶数番目の Y 電極の間には形成されなかった。しかし、これでは高精細化及び高輝度化するのが難しいなどの問題があった。そこで、本出願人は、特開平 9-160525 号公報で、インターレース走査において、奇数番目の Y 電極と偶数番目の X 電極及び奇数番目の X 電極と偶数番目の Y 電極の間にも表示セルを形成することにより高精細化及び高輝度化を図った PDP を開示している。本発明は、特開平 9-160525 号公報に開示されたような Y 電極が両側の X 電極との間で放電が行われ、表示セルが形成されるプラズマディスプレイパネル（PDP）に適用される。

【0005】図 1 は、上記の特開平 9-160525 号公報に開示された PDP の概要を示すブロック図であ

5

り、図 2 はそのパネルの断面構造であり、図 3 は 1 フレームの構成を示す図であり、図 4 は 1 サブフィールドで各電極に印加される駆動波形を示すタイムチャートである。これらの図を参照して、本発明が適用される PDP について説明する。

【0006】図 1 に示すように、パネル 1 には、維持放電電極を構成する第 1 の電極 (X 電極) 2-1、2-2、…、第 2 の電極 (Y 電極) 3-1、3-2、…及びアドレス電極 4-1、4-2、…が設けられている。図 2 に示すように、パネル 1 は、2 枚のガラス基板 5、6 によって構成されている。第 1 の基板 6 には、X 電極を構成する透明電極 22-1、…とバス電極 21-1、…、及び Y 電極を構成する透明電極 32-1、32-2 …とバス電極 31-1、31-2、…が平行に交互に配置されている。基板 5 が表示面側であり、透明電極は蛍光体 9 からの反射光を透過させる目的で使用される。しかし透明電極だけでは電圧の降下が大きくなるので、電極抵抗による電圧降下を防ぐ目的でバス電極が設けられる。更に、これらの電極を誘電体で被覆し、放電面には保護膜として MgO (酸化マグネシウム) 膜を形成する。

【0007】また、ガラス基板 5 と向き合うガラス基板 6 には、アドレス電極 4 を X 及び Y 電極と直交する形で形成する。更に、アドレス電極間には、障壁 10 を形成し、その障壁の間には、アドレス電極を覆う形で赤、緑、青の発光特性を持つ蛍光体 9 を形成する。障壁 10 の尾根と MgO 膜が密着する形で 2 枚のガラス基板 5、6 が組み立てられる。

【0008】各電極は、その両側の電極のすきま 8 で放電することができる。なお、本明細書では、表示のための放電が行われる電極のすきま 8 を放電スリットと称することとする。すなわち、放電スリットは表示セル又はそのラインに相当する。Y 電極はアドレス動作時の表示ラインの選択及び維持放電に主として利用される。アドレス電極は、選択された表示ラインの Y 電極との間で表示の選択を行うためのアドレス放電に主として利用される。X 電極はアドレス動作時に選択された Y 電極のどちらの側の放電スリットにアドレス放電を発生させるかの選択と維持放電に主として利用される。

【0009】図 1 に示すように、アドレス電極 4-1、4-2、…は、1 本毎にアドレスドライバ 13 に接続され、そのアドレスドライバ 13 によってアドレス放電時のアドレスパルスが印加される。また、Y 電極は、個別にスキャンドライバ 12 に接続される。スキャンドライバ 12 は、1 ビット毎に、奇数 Y 電極 4-1、4-3、…の駆動用と偶数 Y 電極 4-2、4-4、…の駆動用に分けられ、奇数 Y サスティン回路 16 と偶数 Y サスティン回路 17 に接続されている。アドレス動作時のパルスはスキャンドライバ 12 の中で発生し、維持放電パルスなどは奇数 Y サスティン回路 16 及び偶数 Y サスティン

6

回路 17 で発生し、スキャンドライバ 12 を経由して各 Y 電極に印加される。X 電極 2-1、2-2、…は、奇数 X 電極 2-1、2-3、…と偶数 X 電極 2-2、2-4、…に分けられ、それぞれのグループ毎に奇数 X サスティン回路 14 と偶数 X サスティン回路 15 に接続される。これらのドライバ回路は、制御回路 11 によって制御され、その制御回路は装置の外部より入力される同期信号や表示データ信号によって制御される。

【0010】図 3 に示すように、上記の PDP における 1 フレームの駆動シーケンスは、奇数フィールドと偶数フィールドに分割され、奇数フィールドでは奇数行の表示を、偶数フィールドでは偶数行の表示をそれぞれ行う。すなわち、奇数フィールドでは、奇数番目の X 電極と Y 電極の間と偶数番目の X 電極と Y 電極の間で放電を行い、偶数フィールドでは奇数番目の Y 電極と偶数番目の X 電極及び奇数番目の X 電極と偶数番目の Y 電極の間で放電を行う。更に、各フィールドは、いくつかのサブフィールドに分割されている。図 3 では、8 個のサブフィールド SF1、SF2、…、SF8 に分割した例を示している。各サブフィールドは、表示セルの初期化を行うリセット期間と、表示データの書込み (アドレス) を行うアドレス期間と、アドレスによって壁電荷が形成されたセルのみ繰り返し放電 (維持放電) を行い発光するサスティン期間とで構成される。奇数フィールドでは、奇数行 (ライン) においてのみアドレス放電及び維持放電が行われ、偶数フィールドでは偶数行においてのみアドレス放電及び維持放電が行われる。なお、表示の輝度は、維持放電期間の長短、つまり維持放電パルスの回数によって決定される。

【0011】サブフィールド SF1、SF2、…、SF8 においては、リセット期間とアドレス期間はそれぞれ同一の長さであり、維持放電期間の長さは、1:2:4:8:16:32:64:128 の比率になっている。点灯させるサブフィールドの組を選択することで、0 から 255 までの 256 段階の輝度の違いを表示できる。

【0012】図 4 は、図 1 に示すプラズマディスプレイ装置の駆動する波形を示すタイムチャートであり、1 サブフィールド期間を示している。この例では、1 サブフィールドは、リセット/アドレス期間、更に維持放電期間 (サスティン期間) に分割される。リセット期間においては、まず、すべての Y 電極が 0V レベルにされ、同時に X 電極に電圧 $V_s + V_w$ (約 300V) からなる全面書込みパルスが印加される。このリセット動作は、前のサブフィールドの点灯状態に係わらず、すべての表示セルを同じ状態にする作用があり、次のアドレス (書込み) 放電を安定に行うために行われる。

【0013】次に、アドレス期間において、表示データに応じた表示セルのオン・オフを行うために、線順次でアドレス放電が行われる。ここで、従来の PDP ではす

すべてのX電極は同じ電圧が印加されY電極に順に走査パルスを印加するが、図1に示したPDPにおける動作は異なり、アドレス期間は、前半アドレス期間と後半アドレス期間に分割される。例えば、奇数フィールドの前半アドレス期間では、1行目、5行目、…の表示セルのアドレスが行われ、後半アドレス期間では、3行目、7行目、…の表示セルのアドレスが行われ、偶数フィールドの前半アドレス期間では、2行目、6行目、…の表示セルのアドレスが行われ、後半アドレス期間では、4行目、8行目、…の表示セルのアドレスが行われる。

【0014】まず、奇数フィールドの前半アドレス期間では、1番目、3番目、…の奇数番目のX電極に電圧 V_x （約50V）が印加され、2番目、4番目、…の偶数番目のX電極に電圧0Vが印加され、1番目、3番目、…の奇数番目のY電極に走査パルス（ $-V_Y: -150V$ ）を印加する。この時、2番目、4番目、…の偶数番目のY電極には電圧0Vが印加される。これと共に、アドレス電極に電圧 V_a （約50V）のアドレスパルスが選択的に印加され、点灯させる表示セルのアドレス電極とY電極の間で放電が起きる。次に、この放電をブライミング（種火）として、直ちにX電極とY電極間の放電が行われる。X電極にこの時、奇数番目のX電極には電圧 V_x が印加され、偶数番目のX電極には0Vが印加されており、上記の放電は電圧 V_x が印加された側の放電スリットで行われる。これにより、選択ラインの選択セルのX電極とY電極上のMgO膜に維持放電が可能な壁電荷が蓄積する。以上の動作を最後のY電極まで行くと、1行目、5行目、…の表示セルのアドレスが行われることになる。

【0015】次に、奇数フィールドの後半アドレス期間では、2番目、4番目、…の偶数番目のX電極に電圧 V_x （約50V）を印加し、1番目、3番目、…の奇数番目のX電極に電圧0Vを印加し、2番目、4番目、…の偶数番目のY電極に走査パルス（ $-V_Y: -150V$ ）を順次印加する。これにより、3行目、7行目、…の表示セルのアドレスが行われることになる。このようにして、奇数フィールドの前半と後半のアドレス期間で、1行目、3行目、5行目、…の奇数番目の表示セルのアドレスが終了する。

【0016】次に維持放電期間になると、Y電極とX電極に交互に電圧 V_s （約180V）からなる維持放電パルスが印加されて維持放電が行われ、奇数フィールドの1サブフィールドの画像表示が行われる。この時、奇数番目のX電極とY電極間に印加する電圧と偶数番目のX電極とY電極間に印加する電圧は逆相であり、奇数番目の放電スリットを囲む奇数番目のX電極とY電極間及び偶数番目のX電極とY電極間には電位差 V_s が発生するが、偶数番目の放電スリットを囲む奇数番目のX電極と偶数番目のY電極間及び偶数番目のX電極と奇数番目のY電極間には電位差 V_s が発生しないようにしている。

従って、維持放電は奇数番目の表示セルでのみ行われる。

【0017】同様に、偶数フィールドでは、偶数番目の表示セルで画像表示が行われる。以上のようにして、Y電極とその両側に隣接するX電極の間に表示セルが形成されるため、同じようなパネル構造であっても従来に比べて高精細な表示を行うことが可能になる。

【0018】

【発明が解決しようとする課題】上記のように、特開平9-160525号公報に開示されたY電極と両側のX電極との間で放電が行われ、表示セルが形成されるPDPでは、前半アドレス期間と後半アドレス期間の後、隣接するスリットで逆相の維持放電パルスを与えて維持放電を行う。図5は、アドレス期間と維持放電期間の間の様子を示す図である。

【0019】図5に示すように、従来は後半アドレス期間の後、一旦すべてのX電極とY電極をゼロレベルとした後、表示を行う隣接するスリット間で交互に逆相の維持放電パルスを印加している。例えば、奇数フィールドで奇数表示スリットで放電を行わせるとした場合、前半アドレス期間で奇数表示スリットのうちの奇数番目のスリット、すなわち $4n+1$ （但し、 n は0以上の整数）番目のスリットのアドレスが行われ、後半アドレス期間で奇数表示スリットのうちの偶数番目のスリット、すなわち $4n+3$ （但し、 n は0以上の整数）番目のスリットのアドレスが行われる。これにより、X電極には負の電荷がY電極には正の電荷が蓄積される。維持放電期間では、最初に奇数番目のX電極に低電位が、偶数番目のX電極に高電位が、奇数番目のY電極に高電位が、偶数番目のY電極に低電位の維持放電パルスが与えられるとする。これに応じて、奇数表示スリットのうちの奇数番目のスリットで、参照番号101で示す最初の維持放電が行われる。次に、維持放電パルスが逆転し、奇数番目のX電極に高電位が、偶数番目のX電極に低電位が、奇数番目のY電極に低電位が、偶数番目のY電極に高電位になる。これに応じて、奇数表示スリットのうちの奇数番目のスリットで、参照番号102で示す維持放電が行われると共に、奇数表示スリットのうちの偶数番目のスリットで、参照番号103で示す維持放電が行われる。このように、維持放電期間の最初にどちらの極性の維持放電パルスを与えるかで、表示する奇数表示スリットのうちの奇数番目と偶数番目のどちらのスリットが先に維持放電を開始するかが決定され、他方のスリットは維持放電の開始が遅れる。これは偶数表示スリットについての同様であり、以下の説明では奇数フィールドで奇数表示スリットを表示する例について説明する。

【0020】この維持放電の開始の遅れによる影響を図6を参照して説明する。上記のように、T0で最初の維持放電パルスが立ち上がる。アドレス後の最初の維持放電は放電遅れが大きく、奇数番目の奇数表示スリットで

は維持放電が T1 で開始される。この時、偶数番目の奇数表示スリットでは維持放電は生じない。次に、T2 で維持放電パルスの極性が切り替わり、奇数番目の奇数表示スリットでは 2 回目の維持放電が直ちに行われるが、偶数番目の奇数表示スリットでは最初の維持放電であるため放電が遅れ、T4 で放電が開始されることになる。

【0021】PDP の輝度は維持放電の回数に関係するため、高輝度の PDP を得るには維持放電パルスの周期を短くする必要がある。そのため、上記のように、最初の維持放電の放電遅れが大きいと、最初の維持放電が終了しないうちに維持放電パルスの極性が切り替わることになる。このようなことが起きると、維持放電による X 電極と Y 電極間での電荷の移動が十分に行われず、次回以降の維持放電が行われなくなる恐れがあり、正常な表示が行われなくなる。

【0022】また、T1 で最初の維持放電が起きる時に隣接する奇数放電スリットに印加されている維持放電パルスは、蓄積されている壁電荷と逆極性であるため奇数番目の奇数表示スリットでの放電が偶数番目の奇数表示スリットの壁電荷に影響することはない。しかし、T2 で奇数番目の奇数表示スリットで 2 回目の維持放電が起きた時には、偶数番目の奇数表示スリットに印加される維持放電パルスはすでに切り替わっている。しかも、偶数番目の奇数表示スリットでの最初の維持放電の発生は遅れるので、この間に奇数番目の奇数表示スリットでの 2 回目の維持放電のために偶数番目の奇数表示スリットの壁電荷が消滅する場合があるという問題が起きた。このような壁電荷の消滅が起きると、維持放電は行われないことになる。従って、正常な表示が行われないことになる。

【0023】更に、図 5 に示すように、維持放電期間では、前半アドレス期間にアドレスされるスリットと後半アドレス期間にアドレスされるスリットの発光回数に 1 回の差がある。重みの小さなサブフィールドの発光回数は数回であり、1 回の差でも階調表示に問題を生じる。また、維持放電期間の後の消去工程において、電極の電荷の量や極性の影響で消去が不完全になるという問題を生じていた。

【0024】本発明は、上記のような問題を解決するための駆動方法であり、隣接するスリットで逆相の維持放電パルスを与えて維持放電を行うことにより、Y 電極と両側の X 電極との間に表示スリットを形成するプラズマディスプレイパネルの駆動方法において、正常な表示が安定して行えるようにすることを目的とする。

【0025】

【課題を解決するための手段】上記目的を実現するため、本発明の第 1 の態様のプラズマディスプレイパネルの駆動方法は、アドレス期間と維持放電期間の間に電荷調整工程を設け、電荷調整パルスを印加する。また、本発明の第 2 の態様のプラズマディスプレイパネルの駆動

方法は、維持放電期間の後に発光回数調整工程を設け、発光回数の少ない表示ライン（表示スリット）に対して発光回数を揃えるようにパルスを印加する。更に、本発明の第 3 の態様のプラズマディスプレイパネルの駆動方法は、維持放電期間の後の消去期間の前に残存電荷調整工程を設け、良好なリセットが行えるように残った電荷の極性と電荷量の少なくとも一方を調整するための残存電荷調整パルスを印加する。

【0026】すなわち、本発明の第 1 の態様のプラズマディスプレイパネルの駆動方法は、特開平 9-160525 号公報に開示された、平行に配置された第 1 及び第 2 の電極と、第 1 及び第 2 の電極に対して直交する形で配置された第 3 の電極とを有する表示パネルを備え、アドレス工程で第 2 と第 3 の電極に印加する走査パルスとアドレス信号により放電セルのラインであるスリットの選択を行い、維持放電工程で第 2 と第 3 の電極に維持放電パルスを印加して選択したスリットで維持放電を行わせるプラズマディスプレイ装置であって、隣接する第 1 の電極と第 2 の電極の組に交互に逆相の維持放電パルスを印加することにより、第 2 の電極と第 2 の電極の一方の側の第 1 の電極との間で第 1 のスリットが形成され、第 2 の電極と第 2 の電極の他方の側の第 1 の電極との間で第 2 のスリットが形成され、第 1 のスリットと第 2 のスリットで発光表示を交互に繰り返すインターレース表示を行うプラズマディスプレイ装置の駆動方法であって、アドレス工程と維持放電工程の間に、アドレス工程での放電で蓄積された壁電荷の極性と電荷量の少なくとも一方を調整するための電荷調整パルスを印加する電荷調整工程を設けたことを特徴とする。

【0027】アドレス工程後の最初の放電が遅れることによる不完全な維持放電が生じないようにするには、維持放電パルスの幅より広い電荷調整パルスを印加する。電荷調整工程は、前半アドレス工程の後に後半アドレス工程の後の両方で行うようにしてもよい。この場合、アドレス工程の終了後維持放電工程を開始するまでの期間、アドレス工程で形成された壁電荷と逆極性の電荷調整パルスを印加した状態を保持するようにすることが望ましい。

【0028】先に維持放電が発生する一方の放電スリットの 2 回目の放電により他方の放電スリットの壁電荷が消滅しないようにするには、各種の方法がある。例えば、前半アドレス工程と後半アドレス工程で選択されたスリットで、同時に放電を開始させる電荷調整パルスを印加する。また、前半アドレス工程と後半アドレス工程で選択されたスリットを、ずれて放電を開始させるように電荷調整パルスを印加する。その場合、放電を起こすスリット以外のスリットには、アドレス工程及び電荷調整パルスで形成された壁電荷と逆の極性の電位差の小さい電荷調整パルスを印加する。

【0029】また、前半アドレス工程での放電で蓄積さ

れた壁電荷と後半アドレス工程での放電で蓄積された壁電荷との形成具合をあらかじめ比較しておき、電荷調整工程では、壁電荷の小さな方のスリットを先に放電させるように電荷調整パルスを印加すれば、維持放電がより確実に発生する。更に、アドレス工程に放電スリットの選択を行わず、電荷調整工程で行うことも可能である。その場合には、アドレス工程では第1の電極に印加する電圧を等しくし、電荷調整パルスで第1及び第2のスリットのいずれを表示するかを選択する。アドレス工程における放電は、第2と第3の電極間のみで行い、電荷調整工程では、第2の電極に蓄積された電荷を隣接するどちらのスリットの第2の電極に移動させるかを選択する電荷調整パルスを印加する。その場合、第3の電極を覆うように設けられた誘電体層の絶縁耐圧は低くすると、維持放電を起こすのに十分な電荷をアドレス時に形成できる。また、電荷調整パルスの電圧を維持放電パルスの電圧より大きくすることが望ましい。

【0030】本発明の第2の態様のプラズマディスプレイパネルの駆動方法は、同様に、特開平9-160525号公報に開示されたプラズマディスプレイ装置の駆動方法であって、第1のスリットと第2のスリットの各アドレス工程は、それぞれのスリットを飛越走査する前半アドレス工程と後半アドレス工程を有し、維持放電工程の後に、前半アドレス工程と後半アドレス工程のいずれか発光回数の少ないスリットに対して、発光回数を揃えるための発光回数調整工程を設けたことを特徴とする。

【0031】本発明の第3の態様のプラズマディスプレイパネルの駆動方法は、同様に、特開平9-160525号公報に開示されたプラズマディスプレイ装置の駆動方法であって、維持放電工程の後で、維持放電工程終了時に残った電荷を消去する消去工程を行う前に、残った電荷の極性と電荷量の少なくとも一方を調整するための残存電荷調整パルスを印加する残存電荷調整工程を設けたことを特徴とする。

【0032】第2及び第3の態様のプラズマディスプレイパネルの駆動方法では、残存電荷調整パルスを印加する直前の維持放電パルスの幅は他の維持放電パルスの幅より長くすることが望ましい。また、残存電荷調整パルスにより放電を起こす以外のスリットには、前記維持放電工程で形成された電荷と逆極性のパルスを印加することが望ましい。更に、残存電荷調整パルスにより放電を起こす以外のスリットには、放電を起こすスリットより小さな電圧が印加することが望ましい。

【0033】

【発明の実施の形態】図7は本発明の第1実施例のプラズマディスプレイパネル(PDP)の駆動シーケンスを示す図である。対象となるPDPは、特開平9-160525号公報に開示されたプラズマディスプレイ装置であり、その基本的な駆動方法についてはすでに説明しているため、ここでは異なる点についてのみ説明を行う。

なお、図中で、Aはアドレス放電を、Tは電荷調整パルスを、Sは維持放電を示す。更に、他の実施例もこのPDPを対象としており、同様に説明は省略する。

【0034】図5と比較して明らかなように、後半アドレス期間と維持放電期間の間に電荷調整期間が設けられている。この電荷調整期間の放電も維持放電と同様に輝度に寄与するため、電荷調整期間は維持放電期間の最初の部分に相当する。図示のように、電荷調整期間で印加される電荷調整パルスは、従来の維持放電パルスと同様の極性と強度を有するが、維持放電パルスに比べて幅が長い点が異なる。このような電荷調整パルスを印加することにより、従来と同様に、奇数表示スリットのY電極の電位が立ち上がると、奇数表示スリットの最初の放電T111が遅れて発生する。次に維持放電パルスの極性が切り替わり、奇数番目の奇数表示スリットでは2回目の維持放電112が直ちに行われるが、偶数番目の奇数表示スリットでは最初の維持放電であるため放電113が遅れて発生する。しかし、電荷調整パルスの幅は長いので、放電113が発生した後、次の維持放電パルスで極性が切り替わるまで時間があるので、放電113の遅れが次の維持放電パルスの影響を受けることはない。

【0035】このように、電荷調整期間で印加される電荷調整パルスの幅を維持放電パルスに比べて長くすることにより、すなわち、最初の維持放電パルスを長くすることにより、最初の維持放電が遅れることにより次の維持放電パルスの影響を受けることがなくなり、すべての表示スリットで良好な維持放電が行えるようになる。図8は、本発明の第2実施例のPDPの駆動シーケンスを示す図である。この実施例は、前半アドレス期間の後に電荷調整期間を設け、奇数番目の奇数表示スリットに1パルスだけ電荷調整パルスを印加する。これにより、前半アドレス期間で蓄積された奇数番目の奇数表示スリットのX電極とY電極の電荷は、交換される。すなわち、アドレスでは、X電極に負の電荷が蓄積され、Y電極に正の電荷が蓄積されるが、電荷調整パルスにより、X電極に正の電荷が蓄積され、Y電極に負の電荷が蓄積される。この時、偶数番目の奇数表示スリット側では、電荷調整パルスは印加されないため、何も起きない。その後、後半アドレス期間で偶数番目の奇数表示スリットのX電極とY電極に電荷が蓄積される。この時点で奇数番目の奇数表示スリットのX電極とY電極の電荷は、偶数番目の奇数表示スリットのX電極とY電極の電荷と逆極性であるため、図示のような偶数番目の奇数表示スリットを先に放電させる維持放電パルスを印加すると、両方の奇数表示スリットで同時に維持放電が発生する。

【0036】なお、第1実施例と同様に、後半アドレス期間後の最初の維持放電パルスの幅を他の維持放電パルスの幅より長くすれば、偶数番目の奇数表示スリットの最初の維持放電の遅れの影響をなくせる。図9は、本発明の第3実施例のPDPの駆動シーケンスを示す図であ

る。この実施例では、第 2 実施例と同様に前半アドレス期間の後に電荷調整期間を設け、更に奇数番目の奇数表示スリットに電荷調整パルスを印加した後、後半アドレス期間が終了するまで、Y 電極の電位を中間レベルに保持する。これにより、奇数番目の奇数表示スリットに蓄積された電荷が後半アドレス期間中に消滅するのが防止できる。なお、中間レベルは、0 V と維持放電パルスの電圧の間で、適宜設定する。

【0037】図 10 は、本発明の第 4 実施例の PDP の駆動シーケンスを示す図である。この実施例では、後半アドレス期間と維持放電期間の間に電荷調整期間が設けられており、奇数表示スリットの両方のスリットで同時に放電を起こさせる電荷調整パルスを印加したあと、奇数表示スリットの一方のスリットに印加されるパルスの極性を変える。図では、偶数番目の奇数表示スリットでのパルスの極性を変えられており、この極性を変える時に偶数番目の奇数表示スリットで放電は発生する。この後の維持放電期間は従来と同じである。

【0038】第 4 実施例では、電荷調整パルスを印加することにより、偶数表示スリットで放電が生じやすい電圧が印加されることになるが、蓄積されている電荷は逆極性なので放電は発生しない。図 11 は、本発明の第 5 実施例の PDP の駆動シーケンスを示す図である。この実施例では、後半アドレス期間と維持放電期間の間に電荷調整期間が設けられ、奇数表示スリットで最初の放電を別々に発生させた後、極性を調整してから維持放電期間に入る。具体的には、奇数番目の奇数表示スリットに電荷調整パルスを印加して最初の放電 T1 を発生させる。この時、偶数番目の奇数表示スリットには、保持している電荷と逆極性のパルスを印加する。その後、偶数番目の奇数表示スリットに電荷調整パルスを印加して最初の放電 T2 を発生させる。放電 T2 を発生させる時、奇数番目の奇数表示スリットには電荷調整パルスを印加しないので、奇数番目の奇数表示スリットでは放電は発生せず、偶数番目の奇数表示スリットの電荷が消滅することもない。その後、奇数番目の奇数表示スリットに印加しているパルスの極性を反転させた後、通常の維持放電期間に入る。このように、最初の放電が両方の奇数表示スリットで別々に行われるため、電荷の消滅は生じない。

【0039】図 12 は、本発明の第 6 実施例の PDP の駆動シーケンスを示す図である。この実施例は、第 5 実施例において、偶数番目の奇数表示スリットで最初の放電 T2 を発生させる時に、奇数番目の奇数表示スリットに印加する電圧を低くしたものである。これにより、偶数表示スリットで放電が発生する可能性を低減している。

【0040】図 13 は、本発明の第 7 実施例の PDP の駆動シーケンスを示す図である。この実施例は、第 1 実施例において、偶数番目の奇数表示スリットで先に最初

の放電を起こさせるようにしたものである。奇数番目と偶数番目のどちらの奇数表示スリットで先に最初の放電を行わせるかは、あらかじめ奇数番目と偶数番目の奇数表示スリットのアドレス放電の大きさを比較しておき、アドレス放電の小さい方の表示スリットを先に放電させる。壁電荷の初期化方式により奇数表示スリットの奇数番目と偶数番目でアドレス放電の大きさに差が生じる。これは偶数表示スリットについても同じである。このような差があると壁電荷にも差が生じるが、アドレス期間後の最初の放電をアドレス放電の小さい方で行った方が電荷の消滅する可能性が低下する。これにより、駆動マージンを確保できる。

【0041】図 14 は、本発明の第 8 実施例の PDP の駆動シーケンスを示す図である。また、図 15 は、第 8 実施例におけるスリット選択の原理を説明する図である。従来例及びこれまで説明した実施例では、前半アドレス期間と後半アドレス期間で奇数番目と偶数番目のどちらの X 電極を高電位にするかで、放電スリットを選択していた。第 8 実施例では、この選択を電荷調整期間に行う。前半アドレス期間と後半アドレス期間では X 電極の電位は 0 V に保持し、Y 電極に走査パルスを印加し、アドレス電極にアドレスパルスを印加してアドレス放電を行う。従って、アドレス放電をトリガとした X 電極と Y 電極の間の面放電は発生せず、電荷は Y 電極にのみ蓄積される。電荷調整期間では、奇数表示スリットと偶数表示スリットのどちらのスリットで放電を発生させるかを選択する。すなわち、Y 電極に蓄積された電荷と同じ極性の電荷調整パルスが印加された側のスリットで放電が発生し、逆極性の電荷調整パルスが印加された側のスリットでは放電が生じない。図では、最初の電荷調整パルスで奇数番目の奇数表示スリットが放電し、次の電荷調整パルスで偶数番目の奇数表示スリットが放電し、奇数表示スリットが選択される。

【0042】図 15 に示すように、Y1 電極と X2 電極を放電開始電圧より低い高電位に、X1 電極と Y2 電極を 0 V にすると、Y1 電極の電位は正の電荷の分が重畳されて放電開始電圧のしきい値を越える。従って、X1 電極と Y1 電極の間で放電が起こるが、他の電極間の電圧は放電開始電圧のしきい値を越えないので、放電は発生しない。次に X1 電極と Y2 電極を放電開始電圧より低い高電位に、X2 電極と Y1 電極を 0 V にすると、X2 電極と Y2 電極の間で放電が起こる。このようにして奇数表示スリットが選択される。

【0043】図 16 は、本発明の第 9 実施例の PDP の駆動シーケンスを示す図である。第 9 実施例では、第 8 実施例に比べて、電荷調整期間に印加する電荷調整パルスの電圧を大きくしている。上記のように、第 8 実施例では、アドレス放電は Y 電極とアドレス電極の間の対向放電のみであり、形成する壁電荷が小さい。そのため、維持放電を起こしにくい。そこで、第 9 実施例では、電

荷調整パルスの電圧を高くして最初の放電を起きやすくしている。一旦放電が起きれば、後の維持放電パルスは従来通りの電圧でよい。

【0044】図17は、本発明の第10実施例のPDPの駆動シーケンスを示す図である。第10実施例では、前半アドレス期間でアドレスされるスリットと後半アドレス期間でアドレスされるスリットの発光回数を一致させる。図5の従来例と比較して明らかなように、第10実施例では、維持放電期間の終了後に回数調整パルスを印加して、維持放電回数の少ない方のスリットでのみ放電を発生させている。これにより、両方のスリットの発光回数が一致する。具体的には、図では、維持放電期間における奇数番目の奇数表示スリットの放電回数は4回であり、偶数番目の奇数表示スリットの放電回数は3回である。そこで、維持放電期間の終了後に、偶数番目の奇数表示スリットに回数調整パルス201を印加して、偶数番目の奇数表示スリットでのみ放電を発生させている。この時、偶数表示スリットの間にも電圧が印加されるが、蓄積されている電荷が電圧を低下させるので放電は発生しない。

【0045】図18は、本発明の第11実施例のPDPの駆動シーケンスを示す図である。第11実施例では、回数調整パルス201を印加する前に、残存電荷調整期間を設けている。この残存電荷調整期間は、維持放電期間の最後のパルスを長くした期間である。このような残存電荷調整期間を設けることにより、表示スリットの非放電側への影響による電荷の消滅や書込みをなくすることができ、良好なリセットが可能になる。

【0046】図19は、本発明の第12実施例のPDPの駆動シーケンスを示す図である。第12実施例では、第10実施例で、一方の回数の少ないスリットに回数調整パルス201を印加する時に、他方のスリットには電荷が失われないようなパルスを印加する。これにより、次の消去工程における良好な消去が可能になる。図20は、本発明の第13実施例のPDPの駆動シーケンスを示す図である。第13実施例では、第13実施例で、一方の回数の少ないスリットに回数調整パルス201を印加する時に、他方のスリットには、電荷が失われないようにすると共に、別の表示スリットの電圧が小さくなるようなパルス205を印加する。具体的には、図示のように、偶数番目の奇数表示スリットのX電極には高電位を、Y電極には0Vを、奇数番目の奇数表示スリットのX電極には高電位を、Y電極には中間電位を印加する。これにより、奇数番目の奇数表示スリットの電荷が確実に保持され、偶数表示スリットで放電が発生することも確実に防止できる。

【0047】

【発明の効果】以上説明したように、本発明によれば、隣接するスリットで逆相の維持放電パルスを与えて維持放電を行うことにより、Y電極と両側のX電極との間に

表示スリットを形成する高精細なプラズマディスプレイパネルの駆動方法において、正常な表示が安定して行えるようになる。

【図面の簡単な説明】

【図1】本発明の適用されるプラズマディスプレイパネル(PDP)の構成を示すブロック図である。

【図2】図1のパネルの断面構造を示す図である。

【図3】図1のPDPの表示フレームの構成を示す図である。

10 【図4】図1のPDPの駆動波形を示すタイムチャートである。

【図5】従来の問題点を説明する図である。

【図6】従来の問題点を説明する図である。

【図7】本発明の第1実施例の駆動波形を示すタイムチャートである。

【図8】本発明の第2実施例の駆動波形を示すタイムチャートである。

【図9】本発明の第3実施例の駆動波形を示すタイムチャートである。

20 【図10】本発明の第4実施例の駆動波形を示すタイムチャートである。

【図11】本発明の第5実施例の駆動波形を示すタイムチャートである。

【図12】本発明の第6実施例の駆動波形を示すタイムチャートである。

【図13】本発明の第7実施例の駆動波形を示すタイムチャートである。

【図14】本発明の第8実施例の駆動波形を示すタイムチャートである。

30 【図15】第8実施例の動作を説明する図である。

【図16】本発明の第9実施例の駆動波形を示すタイムチャートである。

【図17】本発明の第10実施例の駆動波形を示すタイムチャートである。

【図18】本発明の第11実施例の駆動波形を示すタイムチャートである。

【図19】本発明の第12実施例の駆動波形を示すタイムチャートである。

40 【図20】本発明の第13実施例の駆動波形を示すタイムチャートである。

【符号の説明】

1…パネル

2、2-1、2-2…第1(X)電極

3-1、3-2…第2(Y)電極

4-1、4-7…アドレス電極

12、12-1、12-2…スキャンドライバ

14…奇数Xサスティン回路

15…偶数Xサスティン回路

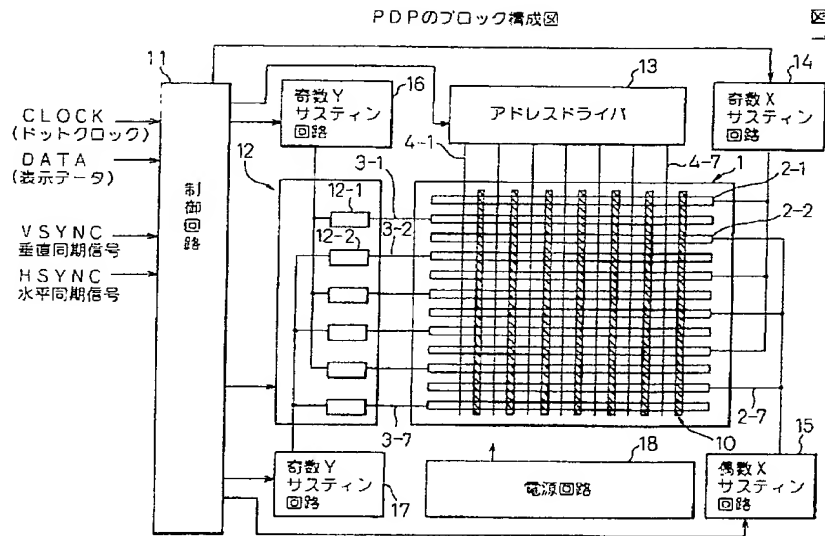
16…奇数Yサスティン回路

50 17…偶数Yサスティン回路

17
4 1…奇数Yスキンドライバ

18
4 2…偶数Yスキンドライバ

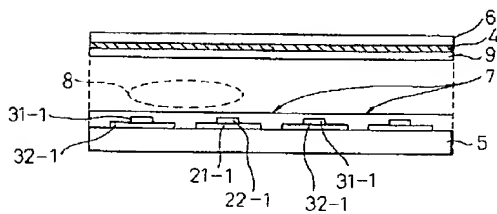
【図1】



【図2】

図 2

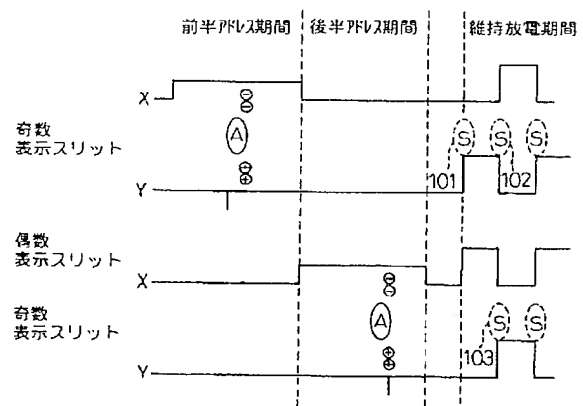
パネルの断面構造



【図5】

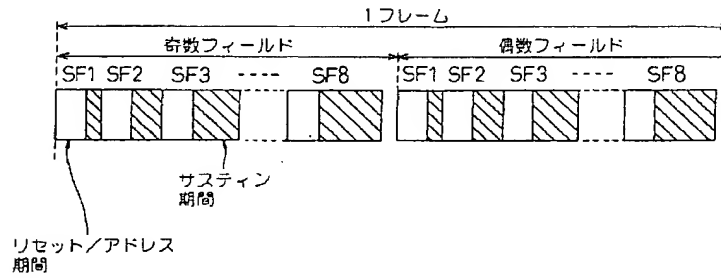
図 5

従来の問題点の説明



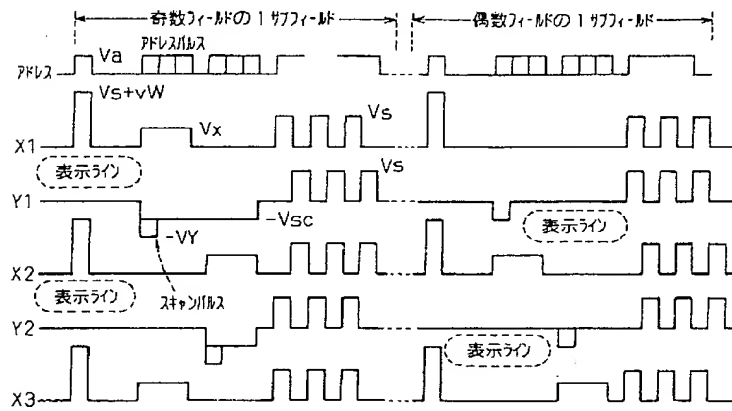
【図 3】

表示フレームの構成



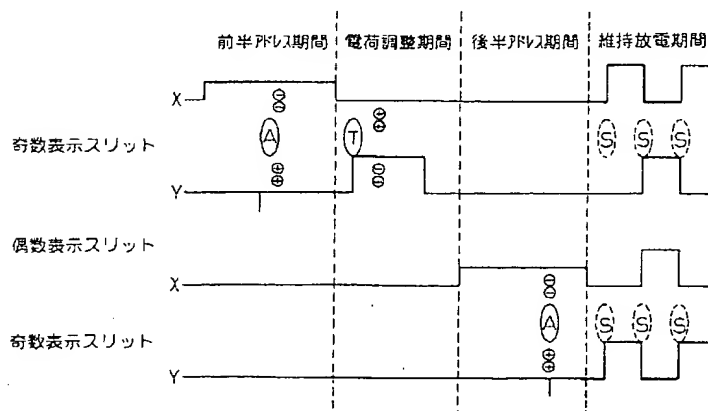
【図 4】

PDPの駆動波形



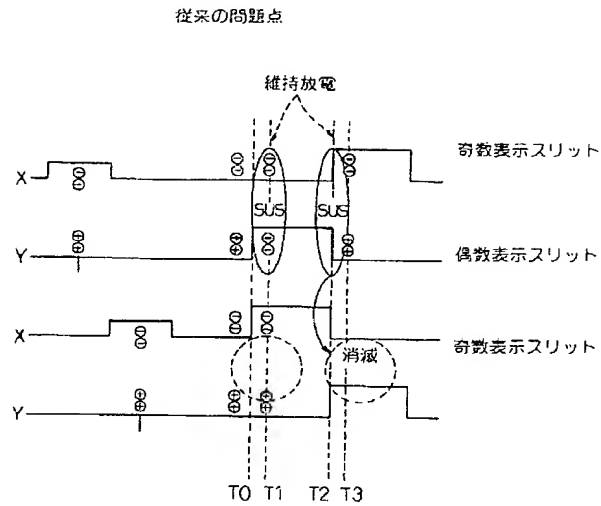
【図 8】

本発明の第2実施例の駆動波形



【図 6】

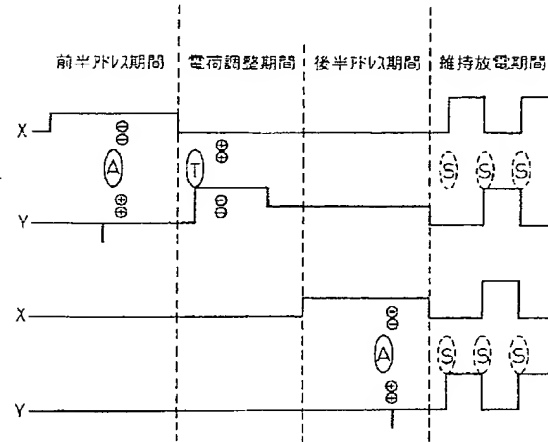
図 6



【図 9】

本発明の第 3 実施例の駆動波形

図 9



【図 7】

本発明の第 1 実施例の駆動波形

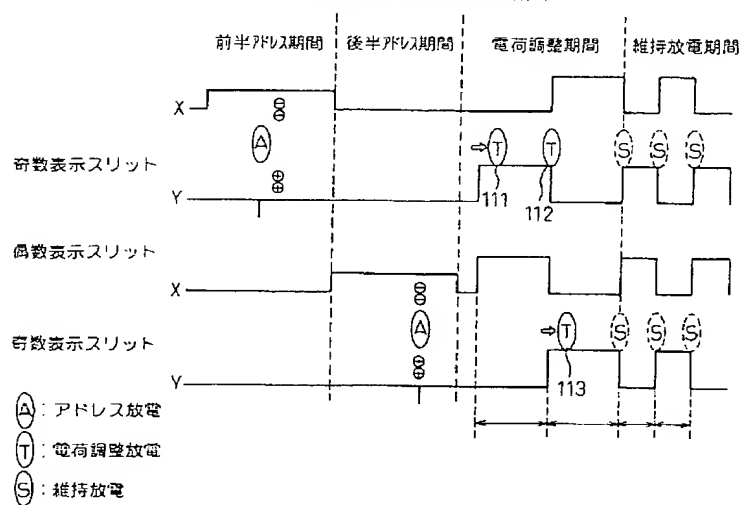


図 7

【図 1 0】

本発明の第 4 実施例の駆動波形

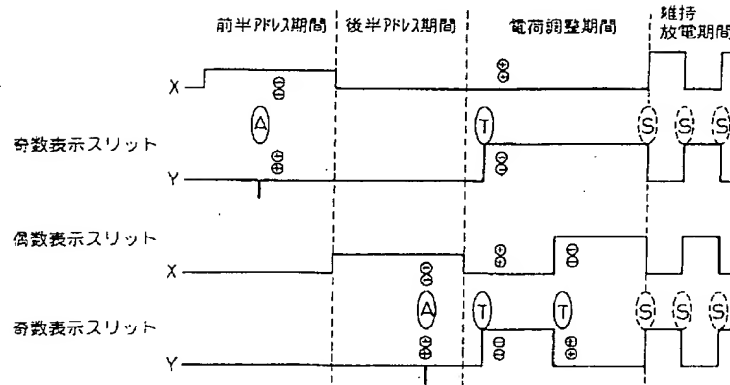


図 10

【図 1 1】

本発明の第 5 実施例の駆動波形

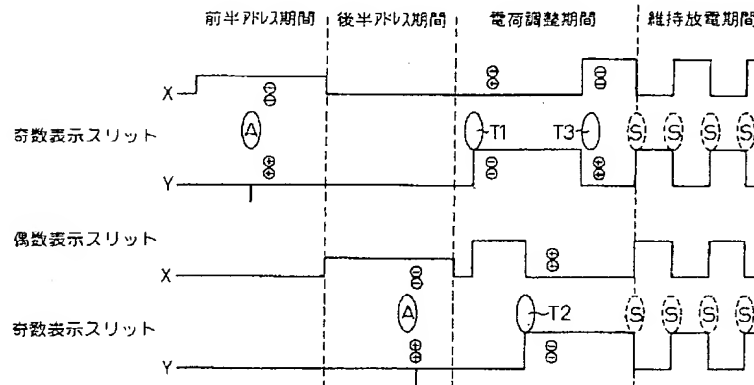


図 11

【図 1 5】

第 8 実施例の動作説明図

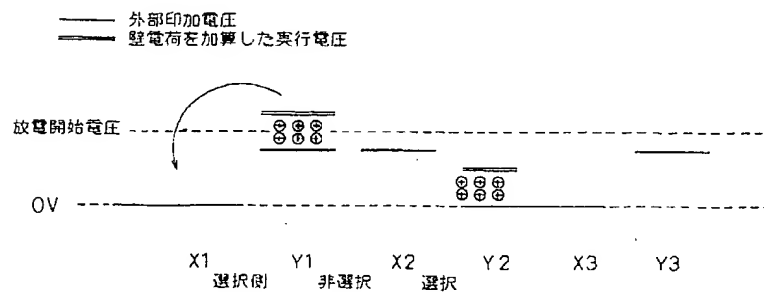
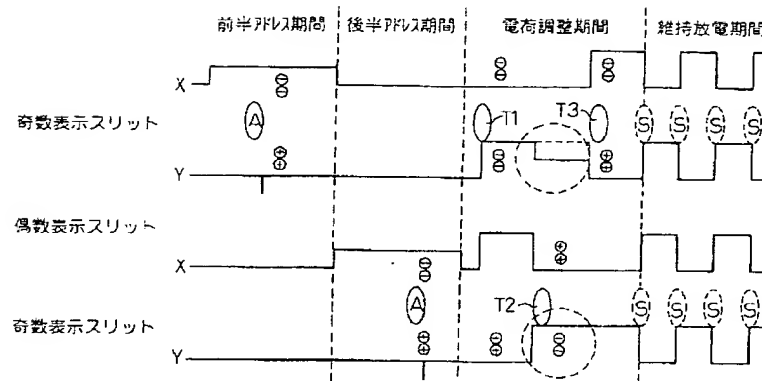


図 15

【図 1 2】

本発明の第 6 実施例の駆動波形

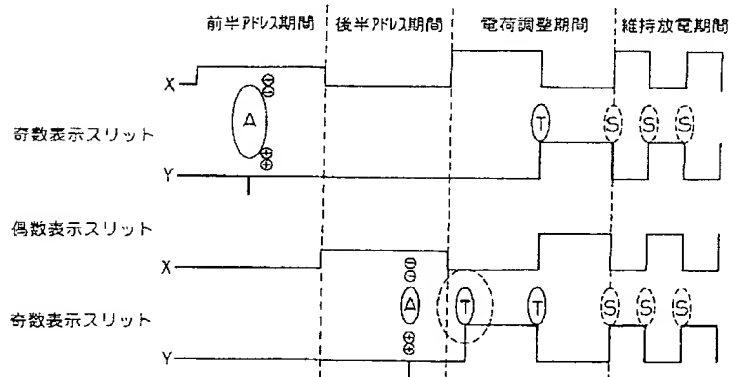
図 12



【図 1 3】

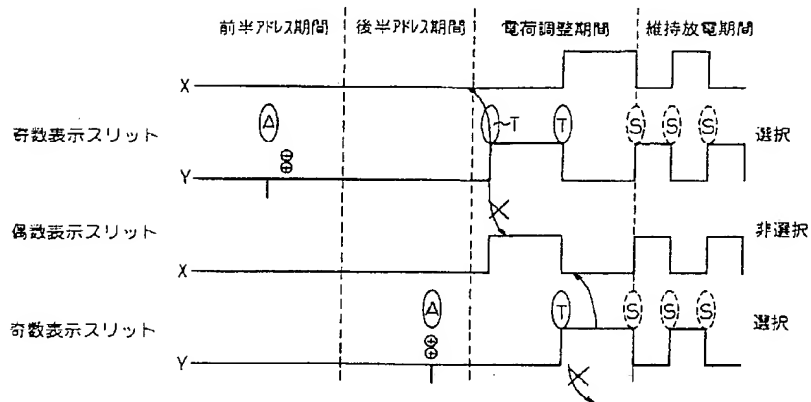
本発明の第 7 実施例の駆動波形

図 13



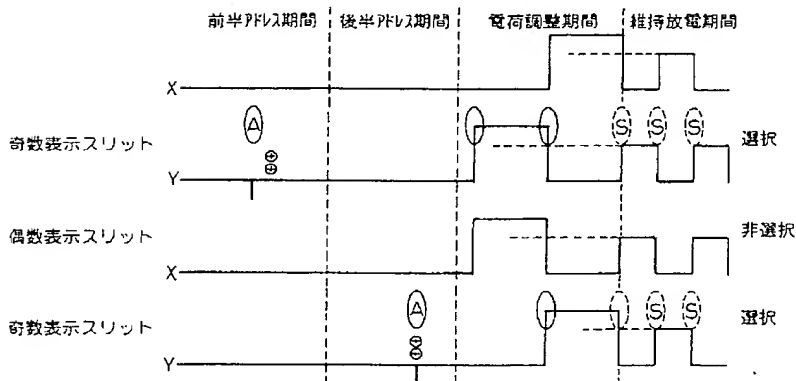
【図 1 4】

本発明の第 8 実施例の駆動波形

図
14

【図 1 6】

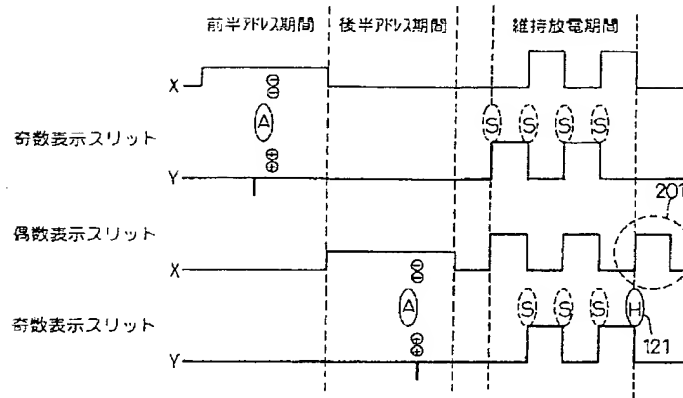
本発明の第 9 実施例の駆動波形

図
16

【図 1 7】

本発明の第10実施例の駆動波形

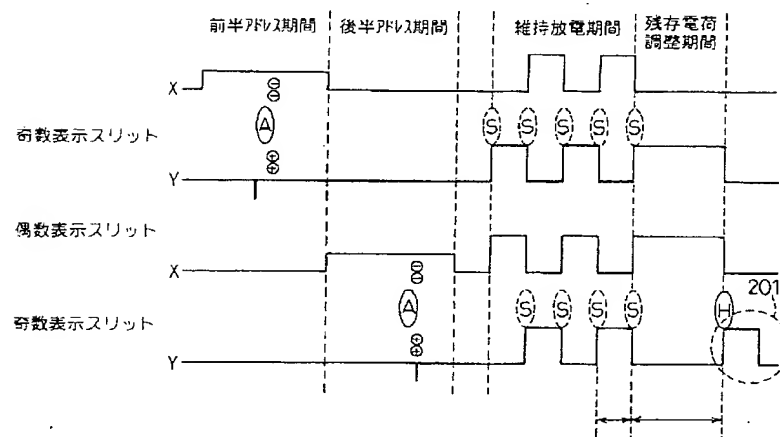
図 17



【図 1 8】

本発明の第11実施例の駆動波形

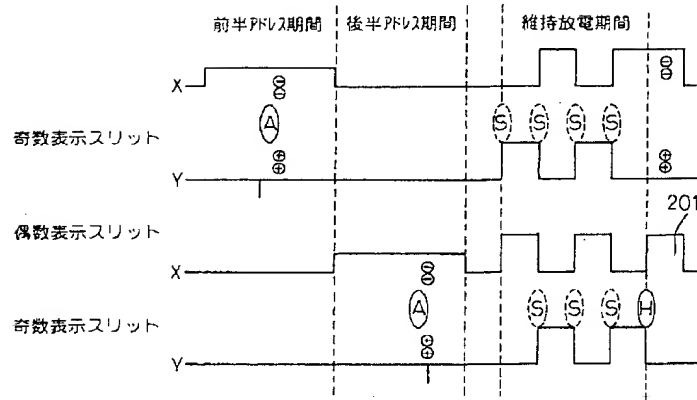
図 18



【図 1 9】

本発明の第12実施例の駆動波形

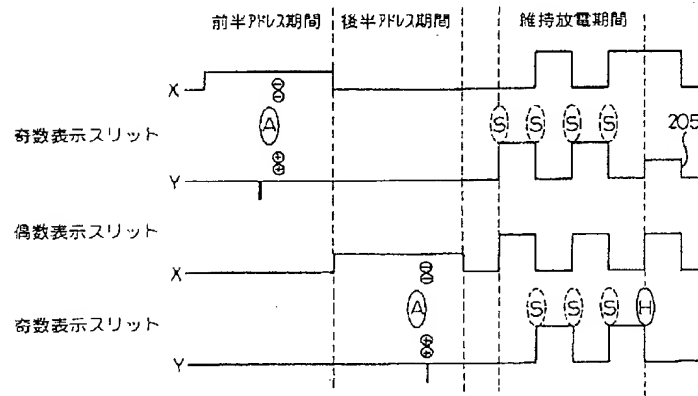
図 19



【図 2 0】

本発明の第13実施例の駆動波形

図 20



【公報種別】特許法第17条の2の規定による補正の掲載
【部門区分】第6部門第2区分
【発行日】平成13年9月7日(2001. 9. 7)

【公開番号】特開平11-327505
【公開日】平成11年11月26日(1999. 11. 26)
【年通号数】公開特許公報11-3276
【出願番号】特願平10-138827
【国際特許分類第7版】
G09G 3/28

【F1】
G09G 3/28 J
E

【手続補正書】
【提出日】平成12年11月13日(2000. 11. 13)
【手続補正1】
【補正対象書類名】明細書
【補正対象項目名】請求項1
【補正方法】変更
【補正内容】
【請求項1】 平行に配置された第1及び第2の電極と、該第1及び第2の電極に対して直交する形で配置された第3の電極とを有する表示パネルを備え、アドレス工程で前記第2と第3の電極に印加する走査パルスとアドレス信号により放電セルのラインであるスリットの選択を行い、維持放電工程で前記第1と第2の電極に維持放電パルスを印加して選択したスリットで維持放電を行わせるプラズマディスプレイ装置であって、隣接する前記第1の電極と前記第2の電極の組に交互に逆相の維持放電パルスを印加することにより、前記第2の電極と該第2の電極の一方の側の前記第1の電極との間で第1のスリットが形成され、前記第2の電極と該第2の電極の他方の側の前記第1の電極との間で第2のスリットが形成され、前記第1のスリットと前記第2のスリットで発光表示を交互に繰り返すインターレース表示を行うプラズマディスプレイ装置の駆動方法であって、前記アドレス工程と前記維持放電工程の間に、前記アドレス工程での放電で蓄積された壁電荷の極性と電荷量の少なくとも一方を調整するための電荷調整パルスを印加する電荷調整工程を設けたことを特徴とするプラズマデ

ィスプレイ装置の駆動方法。

【手続補正2】
【補正対象書類名】明細書
【補正対象項目名】0026
【補正方法】変更
【補正内容】

【0026】すなわち、本発明の第1の態様のプラズマディスプレイパネルの駆動方法は、特開平9-160525号公報に開示された、平行に配置された第1及び第2の電極と、第1及び第2の電極に対して直交する形で配置された第3の電極とを有する表示パネルを備え、アドレス工程で第2と第3の電極に印加する走査パルスとアドレス信号により放電セルのラインであるスリットの選択を行い、維持放電工程で第1と第2の電極に維持放電パルスを印加して選択したスリットで維持放電を行わせるプラズマディスプレイ装置であって、隣接する第1の電極と第2の電極の組に交互に逆相の維持放電パルスを印加することにより、第2の電極と第2の電極の一方の側の第1の電極との間で第1のスリットが形成され、第2の電極と第2の電極の他方の側の第1の電極との間で第2のスリットが形成され、第1のスリットと第2のスリットで発光表示を交互に繰り返すインターレース表示を行うプラズマディスプレイ装置の駆動方法であって、アドレス工程と維持放電工程の間に、アドレス工程での放電で蓄積された壁電荷の極性と電荷量の少なくとも一方を調整するための電荷調整パルスを印加する電荷調整工程を設けたことを特徴とする。